

**Guía docente de la asignatura**

Asignatura	ARQUITECTURAS DE COMPUTACIÓN AVANZADAS		
Materia	COMPLEMENTOS DE INGENIERÍA DE COMPUTADORES		
Módulo			
Titulación	GRADO EN INGENIERÍA INFORMÁTICA		
Plan	545	Código	46943
Periodo de impartición	2º CUATRIMESTRE	Tipo/Carácter	OPTATIVA
Nivel/Ciclo	GRADO	Curso	3º
Créditos ECTS	6 ECTS		
Lengua en que se imparte	CASTELLANO		
Profesor/es responsable/s	FERNANDO DE PRADA MORAGA		
Datos de contacto (E-mail, teléfono...)	TELÉFONO: 983 423000 ext. 5639 fernando@infor.uva.es		
Horario de tutorías	Véase www.uva.es → Centros → Campus de Valladolid → Escuela Técnica Superior de Ingeniería Informática → Tutorías		
Departamento	INFORMÁTICA (ATC, LSI, CCIA)		



1. Situación / Sentido de la Asignatura

1.1 Contextualización

Parte de la materia “Complementos de Ingeniería de Computadores”, grupo de asignaturas optativas formada además por las asignaturas “Sistemas Empotrados y de Tiempo Real”; “Computación Paralela”; “Rendimiento y Evaluación de Computadoras”; “Hardware Empotrado” y “Diseño de Sistemas Digitales”. Se trata de permitir al alumno una especialización en temas de Ingeniería de Computadores.

1.2 Relación con otras materias

Las asignaturas “Fundamentos de Computadoras”, “Arquitectura y Organización de Computadoras” y “Rendimiento y Evaluación de Computadoras” están fuertemente relacionadas con esta asignatura.

1.3 Prerrequisitos

Es necesario haber cursado la asignatura “Arquitectura y Organización de Computadores” de 2º curso.





2. Competencias

2.1 Generales

Código	Descripción
G02	Conocimientos básicos de la profesión
G03	Capacidad de análisis y de síntesis
G04	Capacidad de organizar y planificar
G05	Comunicación oral y escrita en lengua propia
G08	Habilidades de gestión de la información
G09	Resolución de problemas
G10	Toma de decisiones
G11	Capacidad de crítica y autocrítica
G12	Trabajo en equipo
G14	Responsabilidad y compromiso ético
G15	Liderazgo
G16	Capacidad de aplicar los conocimientos en la práctica
G18	Capacidad de aprender
G19	Capacidad de adaptarse a nuevas situaciones
G20	Capacidad de generar nuevas ideas
G21	Habilidad para trabajar de forma autónoma

2.2 Específicas

Código	Descripción
IC3	Capacidad de analizar y evaluar arquitecturas de computadores, incluyendo plataformas paralelas y distribuidas, así como desarrollar y optimizar el software de dichos sistemas.
IC4	Capacidad de diseñar e implementar software de sistema y de comunicaciones

3. Objetivos

Código	Descripción
IC3.1	Comprender y saber explotar el paralelismo a nivel de instrucción.
IC3.2	Comprender y saber explotar el paralelismo a nivel de hebra.
IC3.3	Conocer los principios de diseño y estructura de las arquitecturas de núcleo múltiple y los sistemas complejos construidos sobre agregados de las mismas.
IC3.4	Saber aplicar los principios de diseño y modelos estructurales y de rendimiento adecuados a la evaluación de jerarquías de memoria



4. Tabla de dedicación del estudiante a la asignatura

ACTIVIDADES PRESENCIALES	HORAS	ACTIVIDADES NO PRESENCIALES	HORAS
Clases teórico-prácticas (T/M)	$30 \cdot 2 \cdot 2 = 26$	Estudio y trabajo autónomo individual	45
Clases prácticas de aula (A)		Estudio y trabajo autónomo grupal	45
Laboratorios (L)	$30 \cdot 3 \cdot 2 = 24$		
Prácticas externas, clínicas o de campo			
Seminarios (S)			
Tutorías grupales (TG)			
Evaluación (fuera del periodo oficial de exámenes)	$2 \cdot 2 + 3 \cdot 2 = 10$		
Total presencial	60	Total no presencial	90





5. Bloques temáticos

Bloque 1: Paralelismo a nivel de instrucción

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

Partiendo de los conceptos de segmentación avanzada estudiados en la asignatura obligatoria Arquitectura y Organización de Computadores, se estudian estrategias para aumentar el paralelismo potencial entre las instrucciones

b. Objetivos de aprendizaje

Código	Descripción
IC3.1	Comprender y saber explotar el paralelismo a nivel de instrucción.

c. Contenidos

- 1.1 Introducción al ILP y a sus técnicas de explotación
- 1.2 Planificación dinámica
- 1.3 Predicción de bifurcaciones
- 1.4 Especulación
- 1.5 Emisión múltiple: procesadores superescalares y VLIW
- 1.6 Límites del ILP
- 1.7 Ejemplos de arquitecturas comerciales

d. Métodos docentes

Ver Anexo: Métodos docentes

e. Plan de trabajo

Ver anexo: Cronograma de actividades previstas

f. Evaluación

Ver punto 7 de esta guía.

g. Bibliografía básica

- Hennessy, J., Patterson D. , *Computer Architecture. A Quantitative Approach*, 5ª. ed., Elsevier 2012. ISBN 978-0-12-383872-8

h. Bibliografía complementaria

- Shen, J.P. , Lipasti M.H. *Arquitectura de Computadores. Fundamento de procesadores superescalares*, McGraw-Hill 2006 ISBN 84-481-4642-5



Bloque 2: Diseño de jerarquías de memoria

Carga de trabajo en créditos ECTS: 1,2

a. Contextualización y justificación

A partir de los conocimientos sobre memorias estudiados en Fundamentos de Computadores se profundiza en las técnicas de optimización de la memoria cache y las tecnologías actuales de memoria central.

b. Objetivos de aprendizaje

Código	Descripción
IC3.4	Saber aplicar los principios de diseño y modelos estructurales y de rendimiento adecuados a la evaluación de jerarquías de memoria

c. Contenidos

- 2.1.- Diseño de jerarquías de memoria
- 2.2.- Optimización de memoria cache
- 2.3.- Tecnologías de memoria DRAM..

d. Métodos docentes

Ver Anexo: Métodos docentes

e. Plan de trabajo

Ver anexo: Cronograma de actividades previstas

f. Evaluación

Ver punto 7 de esta guía.

g. Bibliografía básica

- Hennessy, J., Patterson D. , *Computer Architecture. A Quantitative Approach*, 5ª. ed., Elsevier 2012. ISBN 978-0-12-383872-8

h. Bibliografía complementaria

- Handy, J. *The cache memory book*, Academic Press 1998 2ª edición ISBN 0-12-322980-4



Bloque 3: Paralelismo a nivel de datos

Carga de trabajo en créditos ECTS: 1,6

a. Contextualización y justificación

Para completar el estudio del procesamiento paralelo se presentan las estrategias esenciales en el procesamiento de altas prestaciones como son los multiprocesadores de memoria compartida o los clústeres.

b. Objetivos de aprendizaje

Código	Descripción
IC3.2	Comprender y saber explotar el paralelismo a nivel de hebra.
IC3.3	Conocer los principios de diseño y estructura de las arquitecturas de núcleo múltiple y los sistemas complejos construidos sobre agregados de las mismas.

c. Contenidos

- 3.1.- Procesamiento vectorial
- 3.2.- Procesamiento SIMD: extensiones SSE
- 3.3.- Multiprocesadores y paralelismo a nivel de hilo..
- 3.4.- Memoria compartida y memoria compartida distribuida
- 3.5.- Sincronización. Modelos de consistencia.
- 3.6.- Introducción al procesamiento WSC

d. Métodos docentes

Ver Anexo: Métodos docentes

e. Plan de trabajo

Ver anexo: Cronograma de actividades previstas

f. Evaluación

Ver punto 7 de esta guía.

g. Bibliografía básica

- Hennessy, J., Patterson D. , *Computer Architecture. A Quantitative Approach*, 5ª. ed., Elsevier 2012. ISBN 978-0-12-383872-8

h. Bibliografía complementaria

- Culler, D. , Singh,P.S.. *Parallel Computer Architecture, A hardware/Software Approach*, Morgan Kaufmann 1999 ISBN 1-55860-343-3



6. Temporalización (por bloques temáticos)

BLOQUE TEMÁTICO	CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
Bloque 1: Paralelismo a nivel de instrucción	3.2 ECTS	Semanas 1 a 8
Bloque 2: Diseño de jerarquías de memoria	1,2 ECTS	Semanas 9 a 11
Bloque 3: Paralelismo a nivel de datos	1,6 ECTS	Semanas 12 a 15

7. Sistema de calificaciones – Tabla resumen

INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Evaluación de informes de prácticas (3)	40%	Tres informes de prácticas a entregar en semanas concretas (ver cronograma de actividades)
Evaluaciones intermedias de teoría (2)	60%	Dos evaluaciones de teoría en semanas concretas (ver cronograma de actividades)

CRITERIOS DE CALIFICACIÓN

- **Convocatoria ordinaria:**
 - Problemas cortos y cuestiones sobre los contenidos teóricos, a desarrollar en 90 minutos. Valoración 75%
 - Cuestiones sobre lo tratado en las prácticas de laboratorio, a desarrollar en 60 minutos. Valoración 25%
 - Para aprobar se necesita obtener una calificación igual o mayor que 5.
- **Convocatoria extraordinaria: (similar a la convocatoria ordinaria)**

8. Anexo: Métodos docentes

Actividad	Metodología
Clase de teoría	<ul style="list-style-type: none"> • Clase magistral participativa • Estudio de casos en aula • Aprendizaje basado en problemas
Clase práctica	<ul style="list-style-type: none"> • Resolución de problemas y casos prácticos • Realización de un proyecto guiado por el profesor, que encargará y guiará el trabajo que se realizará en grupos (2/3 alumnos), siguiendo un enfoque colaborativo.
Tutoría	<ul style="list-style-type: none"> • Evaluación de los contenidos teóricos y de los proyectos



9. Anexo: Cronograma de actividades previstas

Semana	Teoría	Lab/Sem
Sem. 1	B1	MMX
Sem. 2	B1	Sesión 1
Sem. 3	B1	Sesión 2
Sem. 4	B1	Sesión 3
Sem. 5	B1	Entrega P1
Sem. 6	B1	SSE
Sem. 7	B1	Sesión 4
Sem. 8	Prueba B1	Sesión 5
Sem. 9	B2	Sesión 6
Sem. 10	B2	Entrega P2
Sem. 11	B2	DLX
Sem. 12	B3	Sesión 7
Sem. 13	B3	Sesión 8
Sem. 14	B3	Entrega P3
Sem. 15	Prueba B2-B3	Repaso

