

**Guía docente de la asignatura**

Asignatura	ARQUITECTURA Y ORGANIZACIÓN DE COMPUTADORAS		
Materia	ENTORNO TECNOLÓGICO		
Módulo			
Titulación	GRADO EN INGENIERÍA INFORMÁTICA		
Plan	545	Código	46911
Periodo de impartición	1 ^{er} . CUATRIMESTRE	Tipo/Carácter	OBLIGATORIA
Nivel/Ciclo	GRADO	Curso	2º
Créditos ECTS	6 ECTS		
Lengua en que se imparte	CASTELLANO		
Profesor/es responsable/s	FERNANDO DE PRADA MORAGA		
Datos de contacto (E-mail, teléfono...)	TELÉFONO: 983 423000 ext. 5639 fernando@infor.uva.es		
Horario de tutorías	Véase www.uva.es → Centros → Campus de Valladolid → Escuela Técnica Superior de Ingeniería Informática → Tutorías		
Departamento	INFORMÁTICA (ATC,LSI,CCIA)		



1. Situación / Sentido de la Asignatura

1.1 Contextualización

Parte de la materia “Entorno Tecnológico”, compuesta además por las asignaturas “Fundamentos de Sistemas Operativos”, “Estructura de Sistemas Operativos”, “Administración y Evaluación de Sistemas Informáticos” y “Sistemas Distribuidos”. Se trata de dar una visión global de las cuestiones reales de implementación de las técnicas y procesos analizados en el conjunto de la carrera.

1.2 Relación con otras materias

Estrecha relación con la asignatura “Fundamentos de Computadoras”, de primer curso del Grado.

1.3 Prerrequisitos

Es necesario haber cursado la asignatura “Fundamentos de Computadoras”, ya que los temas abordados suponen una profundización de los conocimientos adquiridos en la misma





2. Competencias

2.1 Generales

Código	Descripción
G02	Conocimientos básicos de la profesión
G03	Capacidad de análisis y síntesis
G04	Capacidad de organizar y planificar
G05	Comunicación oral y escrita en lengua propia
G08	Habilidades de gestión de la información
G09	Resolución de problemas
G10	Toma de decisiones
G11	Capacidad de crítica y autocrítica
G12	Trabajo en equipo
G14	Responsabilidad y compromiso ético
G15	Liderazgo
G16	Capacidad de aplicar los conocimientos en la práctica
G18	Capacidad de aprender
G19	Capacidad de adaptarse a nuevas situaciones
G20	Capacidad de generar nuevas ideas
G21	Habilidad para trabajar de forma autónoma

2.2 Específicas

Código	Descripción
C19	Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman

3. Objetivos

Código	Descripción
CI9.1	Conocer la estructura y componentes funcionales de los microprocesadores.
CI9.2	Comprender las técnicas de segmentación y saberlas aplicar para la evaluación cualitativa de los microprocesadores.
CI9.3	Comprender y ser capaz de evaluar distintos sistemas de memoria cache.
CI9.4	Comprender la estructura y funcionamiento de los sistemas de almacenamiento secundario y ser capaz de diseñar soluciones adecuadas a las necesidades de los usuarios y las aplicaciones.

**4. Tabla de dedicación del estudiante a la asignatura**

ACTIVIDADES PRESENCIALES	HORAS	ACTIVIDADES NO PRESENCIALES	HORAS
Clases teórico-prácticas (T/M)	$30 \cdot 2 = 26$	Estudio y trabajo autónomo individual	45
Clases prácticas de aula (A)		Estudio y trabajo autónomo grupal	45
Laboratorios (L)	$30 \cdot 3 \cdot 2 = 24$		
Prácticas externas, clínicas o de campo			
Seminarios (S)			
Tutorías grupales (TG)			
Evaluación (fuera del periodo oficial de exámenes)	$2 \cdot 2 + 3 \cdot 2 = 10$		
Total presencial	60	Total no presencial	90



5. Bloques temáticos

Bloque 1: El procesador.

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

En este bloque se hace una primera aproximación a los principios y técnicas utilizadas en la implementación de un procesador. Se introducen los conceptos de camino de datos y de unidad de control y se aplican a una implementación básica de MIPS

b. Objetivos de aprendizaje

CI9.1	Conocer la estructura y componentes funcionales de los microprocesadores.
-------	---

c. Contenidos

TEMA 1: El procesador

- 1.1 Introducción
- 1.2 Construcción de un camino de datos
- 1.3 Control del procesador

d. Métodos docentes

Ver Anexo: Métodos docentes

e. Plan de trabajo

Ver Anexo: Cronograma de actividades previstas

f. Evaluación

Ver punto 7 de esta Guía.

g. Bibliografía básica

- Estructura y Diseño de Computadores: la interfaz hardware/software, David Patterson y John Hennessy, cuarta edición, editorial Reverté, 2011, ISBN 978-84-291-2620-4
- Fundamentos de Informática y Programación en C, Diego R. Llanos Ferraris, primera edición, editorial Paraninfo, 2010, ISBN 978-84-9732-792-3.



Bloque 2: Segmentación. Riesgos y excepciones

Carga de trabajo en créditos ECTS: 2,4

a. Contextualización y justificación

b. Objetivos de aprendizaje

CI9.2	Comprender las técnicas de segmentación y saberlas aplicar para la evaluación cualitativa de los microprocesadores.
-------	---

c. Contenidos

TEMA 2: El procesador segmentado

- 2.1 Introducción a la segmentación
- 2.2 Camino de datos segmentado.
- 2.3 Control de la segmentación
- 2.4 Riesgos de datos: anticipación.
- 2.5 Riesgos de control: predicción de saltos
- 2.6 Tratamiento de las excepciones

d. Métodos docentes

Ver Anexo: Métodos docentes

e. Plan de trabajo

Ver Anexo: Cronograma de actividades previstas

f. Evaluación

Ver punto 7 de esta guía

g. Bibliografía básica

- Estructura y Diseño de Computadores: la interfaz hardware/software, David Patterson y John Hennessy, cuarta edición, editorial Reverté, 2011, ISBN 978-84-291-2620-4
- Fundamentos de Informática y Programación en C, Diego R. Llanos Ferraris, primera edición, editorial Paraninfo, 2010, ISBN 978-84-9732-792-3.



Bloque 3: Introducción a la ILP y otros temas

Carga de trabajo en créditos ECTS:

a. Contextualización y justificación

Partiendo de los conceptos de segmentación avanzada estudiados en el tema anterior, se presentan estrategias para aumentar el paralelismo potencial entre las instrucciones, También se profundiza en las técnicas de optimización de la memoria cache y las tecnologías actuales de memoria central y se presentan tecnologías actuales para el almacenamiento de datos.

b. Objetivos de aprendizaje

Código	Descripción
C19.3	Comprender y ser capaz de evaluar distintos sistemas de memoria cache.
C19.4	Comprender la estructura y funcionamiento de los sistemas de almacenamiento secundario y ser capaz de diseñar soluciones adecuadas a las necesidades de los usuarios y las aplicaciones.

c. Contenidos

Tema 3. Introducción a la ILP y otros temas

- 3.1 Introducción al paralelismo a nivel de instrucción.
- 3.2 Evolución y mejora de las prestaciones de la memoria cache
- 3.3 Métodos avanzados de almacenamiento de datos

d. Métodos docentes

Ver Anexo: Métodos docentes

e. Plan de trabajo

Ver Anexo: Cronograma de actividades previstas

f. Evaluación

Ver punto 7 de esta guía

g. Bibliografía básica

- Estructura y Diseño de Computadores: la interfaz hardware/software, David Patterson y John Hennessy, cuarta edición, editorial Reverté, 2011, ISBN 978-84-291-2620-4
- Fundamentos de Informática y Programación en C, Diego R. Llanos Ferraris, primera edición, editorial Paraninfo, 2010, ISBN 978-84-9732-792-3.



6. Temporalización (por bloques temáticos)

BLOQUE TEMÁTICO	CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
Bloque 1: El procesador	1.6 ECTS	Semanas 1 a 4
Bloque 2: Segmentación. Riesgos y excepciones	2.4 ECTS	Semanas 5 a 10
Bloque 3: Introducción a la ILP y otros temas	2 ECTS	Semanas 11 a 15

7. Sistema de calificaciones – Tabla resumen

INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Evaluación de informes de prácticas (3)	40%	Tres informes de prácticas a entregar en semanas concretas (ver cronograma de actividades)
Evaluaciones intermedias de teoría (2)	60%	Dos evaluaciones de teoría en semanas concretas (ver cronograma de actividades)

Sólo los alumnos que no hayan obtenido un 5 de nota media ponderada durante el curso deberán presentarse al examen final de la asignatura, tanto en su convocatoria ordinaria como extraordinaria

CRITERIOS DE CALIFICACIÓN
<ul style="list-style-type: none"> • Convocatoria ordinaria: <ul style="list-style-type: none"> ○ Problemas cortos y cuestiones sobre los contenidos teóricos, a desarrollar en 90 minutos. Valoración 75% ○ Cuestiones sobre lo tratado en las prácticas de laboratorio, a desarrollar en 60 minutos. Valoración 25% ○ Para aprobar se necesita obtener una calificación igual o mayor que 5. • Convocatoria extraordinaria: (similar a la convocatoria ordinaria)

8. Anexo: Métodos docentes

Actividad	Metodología
Clase de teoría	<ul style="list-style-type: none"> • Clase magistral participativa • Estudio de casos en aula • Aprendizaje basado en problemas
Clase práctica	<ul style="list-style-type: none"> • Resolución de problemas y casos prácticos • Realización de un proyecto guiado por el profesor, que encargará y guiará el trabajo que se realizará en grupos (2/3 alumnos), siguiendo un enfoque colaborativo.
Tutoría	<ul style="list-style-type: none"> • Evaluación de los contenidos teóricos y de los proyectos



9. Anexo: Cronograma de actividades previstas

Semana	Teoría	Prácticas
23-26 Sept	Tema 1	IA32-NASM
30-3 Oct.	Tema 1	Sesión 1
7-10 Oct.	Tema 1	Sesión 2
14-17 Oct.	Tema 1	Sesión 3
21-24 Oct.	Prueba 1	Entrega P1
28-30 Oct.	Tema 2	Punto flotante
4-7 Nov.	Tema 2	Sesión 4
11-14 Nov.	Tema 2	Sesión 5
18-21 Nov.	Tema 2	Sesión 6
25-28 Nov.	Tema 2	Entrega P2
2-4 Dic.	Tema 3	MMX
9-12 Dic.	Tema 3	Sesión 7
16-19 Dic.	Prueba 2	Sesión 8
7-9 Ene.	Tema 3	Entrega P3
13-16 Ene.	Tema 3	Repaso

